

УДК 629.73.05:004

**АЛГОРИТМ ТЕСТИРОВАНИЯ  
МУЛЬТИПРОЦЕССОРНЫХ МНОГОМОДУЛЬНЫХ  
БОРТОВЫХ ЦИФРОВЫХ ВЫЧИСЛИТЕЛЬНЫХ  
СИСТЕМ ИНТЕГРИРОВАННОЙ МОДУЛЬНОЙ  
АВИОНИКИ**

Е.В. Книга, И.О. Жаринов

Санкт-Петербургский национальный исследовательский  
университет информационных технологий,  
механики и оптики,Санкт-Петербургское опытно-конструкторское бюро  
«Электроавтоматика» им. П.А. ЕфимоваE-mail: [ekovinskaya@gmail.com](mailto:ekovinskaya@gmail.com), [igor\\_rabota@pisem.net](mailto:igor_rabota@pisem.net)

Книга Екатерина Викторовна, старший инженер Санкт-Петербургского опытно-конструкторского бюро «Электроавтоматика» им. П.А. Ефимова, аспирант Санкт-Петербургского национального исследовательского университета информационных технологий, механики и оптики. E-mail: [ekovinskaya@gmail.com](mailto:ekovinskaya@gmail.com)  
Область научных интересов: проектирование вычислительных систем в классе структур интегрированной модульной авионики, информационно-измерительные и управляющие авиационные комплексы.

Жаринов Игорь Олегович, д-р техн. наук, доцент, руководитель учебно-научного центра Санкт-Петербургского опытно-конструкторского бюро «Электроавтоматика» им. П.А. Ефимова, заведующий кафедрой машинного проектирования бортовой электронно-вычислительной аппаратуры Санкт-Петербургского национального исследовательского университета информационных технологий, механики и оптики.

E-mail: [igor\\_rabota@pisem.net](mailto:igor_rabota@pisem.net)  
Область научных интересов: проектирование вычислительных систем в классе структур интегрированной модульной авионики, мультивычислители, авиационное приборостроение, проектирование информационно-управляющего поля кабины пилота и бортовых систем отображения информации, проектирование геоинформационных систем авиационного применения, системы автоматизации проектирования авионики.

Приводится анализ существующих принципов и алгоритмов организации тестирования мультипроцессорных многомодульных бортовых цифровых вычислительных систем, входящих в состав информационно-измерительных авиационных комплексов, выполненных в классе перспективных структур интегрированной модульной авионики. Предлагается новый алгоритм тестирования мультипроцессора, соответствующий стандартам проектирования аппаратно-программных компонентов по ARINC651–ARINC655. Целью исследования является определение принципов организации параллельного непрерывного контроля исправности мультипроцессоров с использованием разработанного авторами алгоритма тестирования, придающего бортовому вычислителю повышенные значения показателей надежности.

**Ключевые слова:**

Тестирование, вычислительные системы, интегрированная модульная авионика.

**Введение**

Современные бортовые цифровые вычислительные системы (БЦВС) представляют собой сложные технические объекты, относящиеся по системе Флинна к классу мультипроцессорных систем с множественным потоком команд и множественным потоком данных и состоящие из набора конструктивно-функциональных модулей (КФМ), связанных между собой в единую локальную сеть. Для организации сетевых связей между КФМ используются различные топологии сети, в частности [1–3]: «общая шина», «звезда», «двойная звезда», «полносвязная сеть» и др.

БЦВС выполняют в составе объекта – летательного аппарата (ЛА) – сложные функциональные задачи. Отказ БЦВС создает предпосылки к возникновению летного происшествия, поэтому необходимо осуществлять контроль работоспособности (тестирование) БЦВС во время полета на предмет выявления неисправностей и при отказе отдельного КФМ реконфигурировать БЦВС за счет реализованного в системе аппаратно-программного резервирования.

Согласно концепции интегрированной модульной авионики (ИМА) [4–7] каждый КФМ в составе БЦВС содержит вычислительный узел поддержки модуля (УПМ), одной из функций которого является управление и контроль состояния исправности модуля. УПМ обеспечивает управление встроенными средствами проверки, регистрацию состояния исправности, формирование и сохранение контекста параметров диагностики, системное управление средствами резервирования для парирования выявляемых неисправностей.

Каждый КФМ в составе интегрированной БЦВС содержит аппаратные и программные ресурсы [8–10] для обеспечения заданного в техническом задании уровня обнаружения неисправностей. В настоящее время в практике авиационного приборостроения приняты три вида тестового контроля БЦВС:

- тест начального включения электропитания, который проводится в начале работы каждого КФМ (при подаче напряжения питания);
- непрерывный тест, проводящийся в фоновом режиме работы во время функционирования каждого КФМ и БЦВС в целом;
- инициированный тест, который проводится при получении внешней команды от другого объекта (другой КФМ из состава БЦВС при перекрестной проверке единой вычислительной системы; оператор при проверке БЦВС на заводе-изготовителе; технический персонал при обслуживании ЛА), при этом выполнение бортовой задачи прерывается, выполняется подпрограмма тестирования, и затем КФМ возвращается к выполнению бортовой задачи.

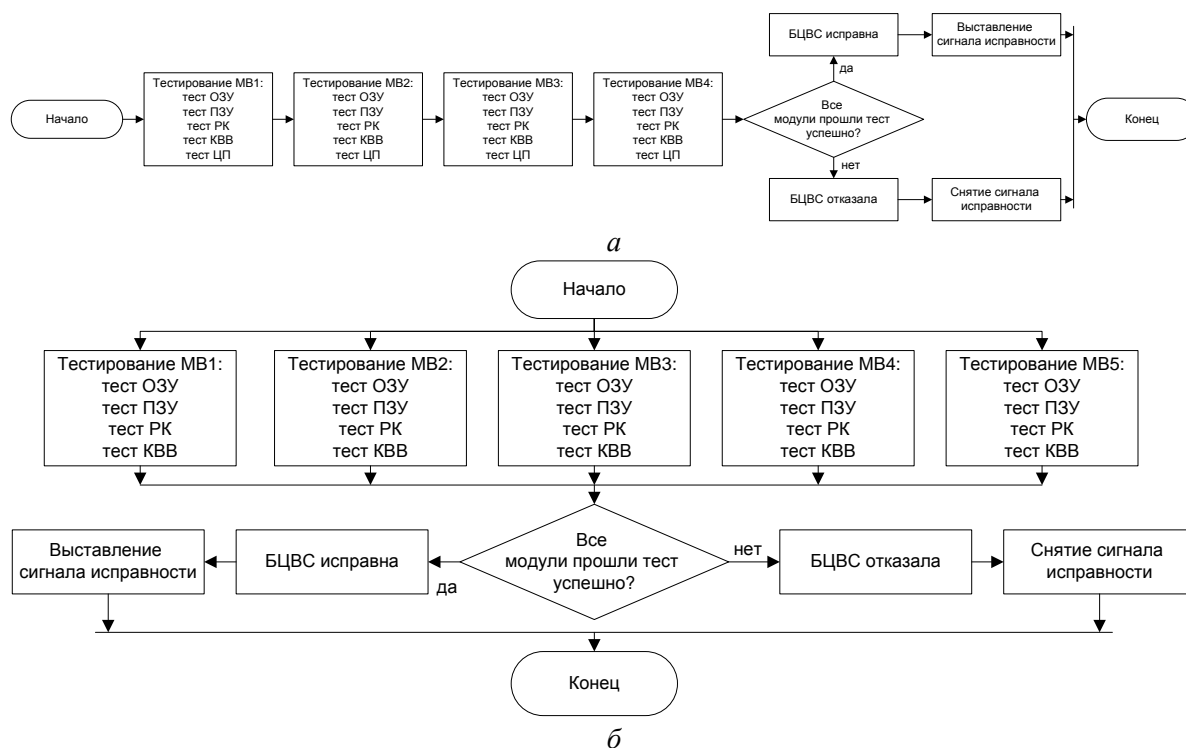
Сегодня при проверке БЦВС используются два вида контроля: последовательный и параллельный. Последовательный контроль осуществляется следующим образом. Сначала проводится тестирование всех узлов одного модуля: центрального процессора (ЦП), оперативного запоминающего устройства (ОЗУ), постоянного запоминающего устройства (ПЗУ), разовых команд (РК), каналов ввода-вывода (КВВ). Затем, когда первый модуль протестирован, запускается тестирование следующего модуля и так далее, пока не будут последовательно протестированы все модули, входящие в состав БЦВС. Параллельный контроль значительно сокращает время проверки БЦВС, так как тестирование проводится одновременно для всех КФМ.

### **Организация последовательного и параллельного контроля функциональных узлов КФМ**

На современном этапе развития авиационного оборудования усложнение задач, выполняемых БЦВС, введение новых структурных и схемотехнических решений привело к появлению различных подходов к организации тестирования БЦВС. Используемые на практике процедуры тестового контроля БЦВС четвертого поколения не удовлетворяют принципам построения перспективных БЦВС [11–18]:

- реализация в вычислителе последовательной схемы проверки оказывается ресурсоемкой и недопустима для устройств, работающих в реальном масштабе времени, по критерию минимизации директивного времени исполнения бортовой задачи;
- реализация в вычислителе параллельной схемы проверки осуществляется одновременно для всех КФМ, однако внутренние узлы модуля проверяются по-прежнему по последовательной схеме.

Алгоритм цикла тестирования для последовательной и параллельной схемы проверки мультипроцессорной многомодульной БЦВС, в составе которой используются четыре вычислительных модуля (МВ): МВ1–МВ4, представлен на рис.1, а и б соответственно.



**Рис. 1.** Алгоритм цикла тестирования мультимодульной многопроцессорной БЦВС: *а*) при реализации последовательной схемы проверки; *б*) при реализации параллельной схемы проверки

Как следует из анализа рис. 1, тест КФМ состоит из процедур выполнения «подтестов» отдельных узлов модуля. Для каждого из узлов выполняются специализированные тесты:

- для проверки процессора используют тест команд и тест прерываний. Тест команд проверяет правильность выполнения каждой команды из состава системы команд микропроцессора, при этом используются все виды адресации. Тест прерываний проверяет правильность работы микропроцессора со стеком, правильность реакции на возможные виды прерываний, поддерживаемые системой, в том числе — на «аварийные» прерывания (т. н. исключения), например при обращении по несуществующему физическому адресу абонента на шине;
- для проверки ПЗУ используют подпрограмму подсчета контрольной суммы и ее сравнения с заданным значением. ПЗУ может проверяться целиком или по секторам, соответственно, значение контрольной суммы может быть одно или несколько, по числу проверяемых секторов. При этом во время штатного функционирования КФМ ячейки памяти ПЗУ этого КФМ не модифицируются;
- для проверки ОЗУ в каждую ячейку заносится определенный код (тест «бегущей единицы» или «бегущего нуля»), который считывается из той же ячейки памяти и сравнивается с записанным ранее. Отдельно проводится тест адресов. Во время нормального функционирования модуля тестирование может проводиться только той части ОЗУ, которая не задействована для решения бортовой задачи;
- для проверки КВВ необходимо обеспечить коммутацию однотипных входных и выходных приемопередатчиков модуля с целью передачи и приема тестовой кодовой посылки. В такой схеме проверки с петлевой обратной связью реализуется проверка всего приемопередающего тракта модуля. Во время штатного функционирования модуля тестирование КВВ может осуществляться только с использованием межмашинного ресурса с передачей по межмашинным каналам связи тестовых кодовых посылок, использованием битов четности кода и др.

### Алгоритм выявления отказавших компонентов БЦВС

Для наглядности рассматривается упрощенное схмотехническое решение БЦВС, подробно описанное в [1, 2, 7]. Структура БЦВС основана на комбинационной схеме сетевых топологий «полносвязная сеть» и «двойная звезда»: БЦВС разделена на две идентичных подсистемы, состоящих из модуля постоянной памяти (МПП) и четырех функциональных модулей (ФМ). Структурная схема одной подсистемы БЦВС представлена на рис. 2.

Каждый КФМ имеет коммутацию с остальными модулями БЦВС по отдельной линии связи. Это позволяет отказаться от проведения внутреннего контроля каждого модуля и организовать инициирование внешнего функционального контроля, который повышает уровень полноты контроля за счет использования различных участков памяти, каналов ввода-вывода, сетевого интерфейса. При этом для организации внешнего контроля схема проверки, состоящая из одного модуля, тестирующего соседний модуль, оказывается недостаточной. Необходимо, чтобы каждый модуль проходил три фазы проверки от разных модулей одной подсистемы БЦВС. Затем результат тестирования определяется по схеме мажорирования результатов тестирования КФМ во всех трех фазах проверки.

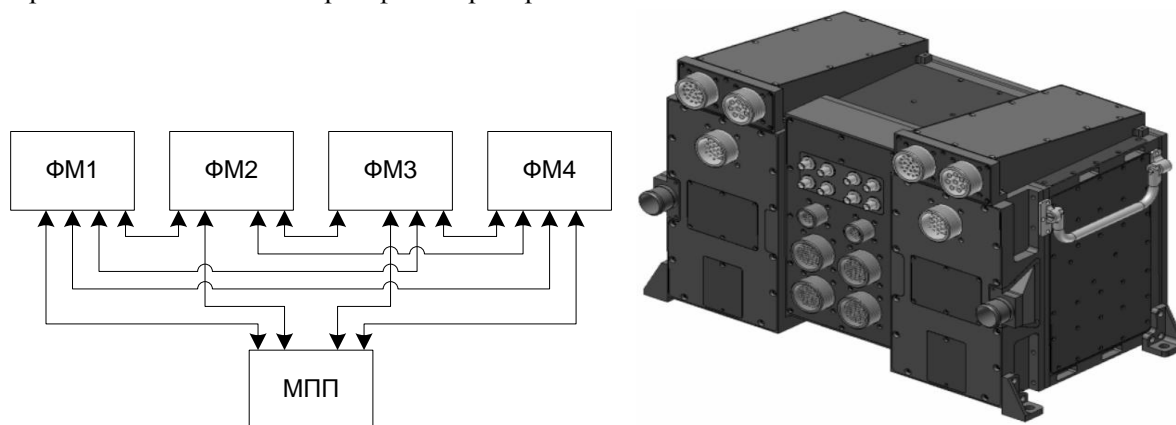


Рис. 2. Упрощенная функциональная схема БЦВС структуры ИМА (на примере одной подсистемы)

Таким образом, каждый КФМ иницирует тестирование по определенному параметру для трех других модулей подсистемы. Причем все три фазы тестирования основаны на выполнении функциональной задачи, исполняемой в полете этим КФМ. Три ФМ передают проверяемому КФМ разные данные, которые модуль обрабатывает, получает результат для каждого из предъявленных тестов и передает результат обратно тому модулю, который иницировал тест. Алгоритм прохождения такого контроля одним ФМ представлен на рис. 3 и представляет собой реализацию следующих процедур:

1. Первый сторонний ФМ (например, ФМ<sub>2</sub>) иницирует функциональный тест для проверяемого модуля ФМ<sub>1</sub>. ФМ<sub>1</sub> выполняет данный тест, формирует результат и передает его модулю ФМ<sub>2</sub>.
2. ФМ<sub>1</sub> иницирует функциональный тест для ФМ<sub>2</sub>. ФМ<sub>2</sub> выполняет тест и передает результат в ФМ<sub>1</sub>. ФМ<sub>1</sub> сравнивает полученный ФМ<sub>2</sub> результат с эталонным результатом, содержащимся в памяти модуля ФМ<sub>1</sub>. Затем ФМ<sub>1</sub> передает модулю-арбитру результат прохождения ФМ<sub>2</sub> тестового контроля: если эталонный результат совпадает с полученным от ФМ<sub>2</sub> результатом, значит, ФМ<sub>2</sub> исправен и может продолжать выполнять бортовую задачу; если не совпадает — модуль ФМ<sub>2</sub> неисправен.
3. Следующий сторонний ФМ (например, ФМ<sub>3</sub>) иницирует функциональный тест для ФМ<sub>1</sub>. ФМ<sub>1</sub> выполняет тест, формирует результат и передает его модулю ФМ<sub>3</sub>.
4. ФМ<sub>1</sub> иницирует функциональный тест для ФМ<sub>3</sub>, получает от него результат, сравнивает результат с эталонным значением и передает модулю-арбитру результат прохождения теста для ФМ<sub>3</sub>: исправен или неисправен ФМ<sub>3</sub>.
5. Следующий сторонний ФМ (в данном случае ФМ<sub>4</sub>) иницирует функциональный тест для ФМ<sub>1</sub>. ФМ<sub>1</sub> выполняет данный тест, формирует результат и передает его модулю ФМ<sub>4</sub>.

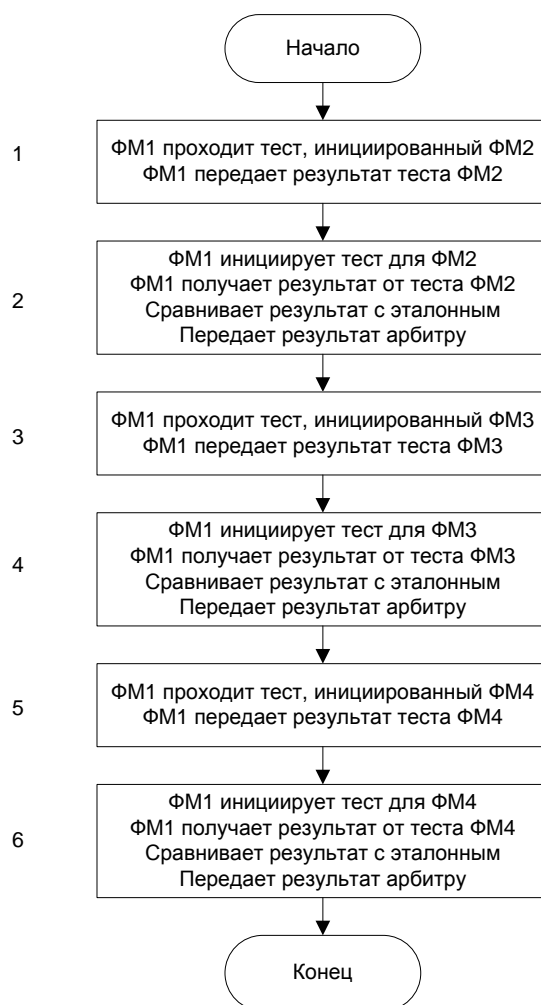
6. ФМ<sub>1</sub> инициирует функциональный тест для ФМ<sub>4</sub>, получает от него результат, сравнивает его с эталонным значением и передает модулю-арбитру результат прохождения ФМ<sub>4</sub> теста: исправен или неисправен ФМ<sub>4</sub>.

Параллельно с этим при получении сторонними модулями, которые инициировали тест для ФМ<sub>1</sub>, т. е. ФМ<sub>2</sub>, ФМ<sub>3</sub> и ФМ<sub>4</sub>, результатов от ФМ<sub>1</sub> эти модули сравнивают их с эталонным, который находится в их ячейках памяти, и направляют результат – исправен или неисправен модуль ФМ<sub>1</sub> – модулю-арбитру. На рис. 3 представлен алгоритм тестирования только для одного модуля, остальные проходят тестирование аналогичным образом, в том числе и модуль-арбитр.

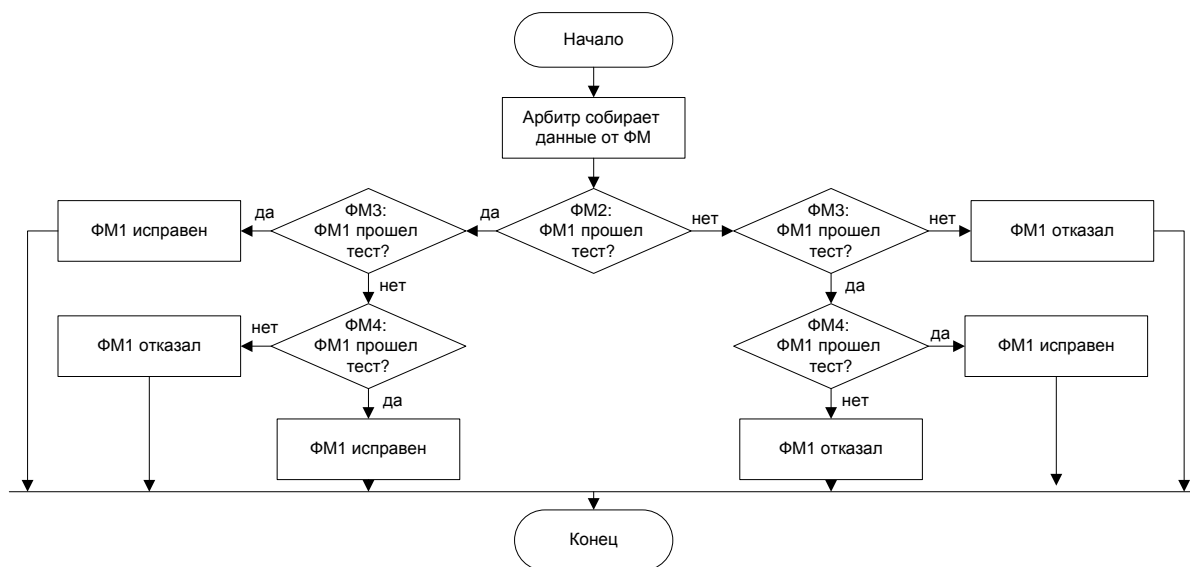
Таким образом, все ФМ в одной подсистеме БЦВС проходят по три фазы тестирования, инициированные разными сторонними модулями одной подсистемы, и инициируют тестирование трех других ФМ.

После того как модуль-арбитр, роль которого в представленной схеме (рис. 2) выполняет МПП, получает все результаты прохождения всеми ФМ тестов, МПП анализирует эти результаты и либо формирует интегральный сигнал исправности БЦВС, либо (при обнаружении отказавшего модуля) запускает процедуру реконфигурации вычислительной системы.

Алгоритм анализа модулем-арбитром результатов выполнения тестов для одного функционального модуля представлен на рис. 4. Арбитр анализирует данные тестов от трех модулей, инициирующих тест для одного функционального модуля, и если от двух из них была получена информация о несовпадении контрольных значений выполнения тестов, модуль считается отказавшим. Результаты тестирования для остальных функциональных модулей анализируются по аналогичной схеме.



**Рис. 3.** Алгоритм работы функционального модуля в режиме тестового контроля (пример тестирования для одного ФМ)



**Рис. 4.** Алгоритм анализа результатов тестирования для одного функционального модуля модулем-арбитром

### Заключение

В процессе исследования были проанализированы существующие виды тестового контроля бортовых цифровых вычислительных систем. На сегодняшний день в большинстве практических приложений вычислительная система тестируется в фоновом режиме по параллельной схеме проверки путем внутреннего контроля конструктивно-функциональных модулей и по последовательной схеме проверки на заводе-изготовителе. Однако такой способ контроля не удовлетворяет требованиям, предъявляемым к перспективным типам вычислителей согласно концепции интегрированной модульной авионики. Используемая схема тестирования при обнаружении отказа одного модуля формирует сигнал отказа (снимает сигнал исправности) всей вычислительной системы, что исключает возможность реконфигурации авиационного комплекса на внутрисистемном уровне.

Предложенные авторами принципы проверки бортовой цифровой вычислительной системы, включающие схемотехнические решения и алгоритм проверки, основаны на организации внешнего функционального контроля сторонними модулями одной подсистемы мультивычислителя, что повышает полноту и достоверность контроля и позволяет реализовать свойство реконфигурации интегрированной вычислительной системы.

### СПИСОК ЛИТЕРАТУРЫ

1. Книга Е.В., Жаринов И.О. Организация внутренней структуры модулей перспективных бортовых цифровых вычислительных систем авионики // Сборник трудов молодых ученых, аспирантов и студентов научно-педагогической школы кафедры ПБКС «Информационная безопасность, проектирование и технология элементов и узлов компьютерных систем» / Под ред. Ю.А. Гатчина. – СПб.: НИУ ИТМО, 2013. – Вып. 1. – С. 127–131.
2. Книга Е.В., Жаринов И.О. Топология внутренней электрической сети Spacewire для перспективных типов бортовых цифровых вычислительных систем авионики // Сборник трудов молодых ученых, аспирантов и студентов научно-педагогической школы кафедры ПБКС «Информационная безопасность, проектирование и технология эле-

- ментов и узлов компьютерных систем» / Под ред. Ю.А. Гатчина. – СПб.: НИУ ИТМО, 2013. – Вып. 1. – С. 122–126.
3. Книга Е.В., Жаринов И.О. Принципы построения комбинированной топологии сети для перспективных бортовых вычислительных систем // Научно-технический вестник информационных технологий, механики и оптики. – 2013. – № 6. – С. 92–98.
  4. Гатчин Ю.А., Жаринов И.О. Основы проектирования вычислительных систем интегрированной модульной авионики: моногр. – М.: Машиностроение, 2010. – 224 с.
  5. Парамонов П.П., Жаринов И.О. Интегрированные бортовые вычислительные системы: обзор современного состояния и анализ перспектив развития в авиационном приборостроении // Научно-технический вестник информационных технологий, механики и оптики. – 2013. – № 2. – С. 1–17.
  6. Жаринов О.О., Видин Б.В., Шек-Иовсепянц Р.А. Принципы построения крейта бортовой многопроцессорной вычислительной системы для авионики пятого поколения // Научно-технический вестник Санкт-Петербургского государственного университета информационных технологий, механики и оптики. – 2010. – № 4. – С. 21–27.
  7. Книга Е.В., Жаринов И.О., Богданов А.В., Виноградов П.С. Принципы организации перспективных бортовых цифровых вычислительных систем в авионике // Научно-технический вестник информационных технологий, механики и оптики. – 2013. – № 2. – С. 163–165.
  8. Копорский Н.С., Видин Б.В., Жаринов И.О. Организация вычислительного процесса в многомашинном бортовом вычислительном комплексе // Известия вузов. Приборостроение. – 2006. – Т. 49. – № 6. – С. 41–50.
  9. Видин Б.В., Жаринов И.О., Жаринов О.О. Декомпозиционные методы в задачах распределения вычислительных ресурсов многомашинных комплексов бортовой авионики // Информационно-управляющие системы. – 2010. – № 1. – С. 2–5.
  10. Гатчин Ю.А., Видин Б.В., Жаринов И.О., Жаринов О.О. Модели и методы проектирования интегрированной модульной авионики // Вестник компьютерных и информационных технологий. – 2010. – № 1. – С. 12–20.
  11. Гатчин Ю.А., Видин Б.В., Жаринов И.О., Жаринов О.О. Метод автоматизированного проектирования аппаратных средств бортового оборудования // Известия вузов. Приборостроение. – 2010. – Т. 53. – № 5. – С. 5–10.
  12. Модели композиционного проектирования авионики / П.П. Парамонов, Ю.А. Гатчин, Б.В. Видин и др. // Известия вузов. Приборостроение. – 2010. – Т. 53. – № 7. – С. 5–13.
  13. Книга Е.В., Жаринов И.О. Принципы организации межмодульного информационного обмена в бортовых цифровых вычислительных системах интегрированной модульной авионики // Сборник трудов молодых ученых, аспирантов и студентов научно-педагогической школы кафедры ПБКС «Информационная безопасность, проектирование и технология элементов и узлов компьютерных систем» / Под ред. Ю.А. Гатчина. – СПб.: НИУ ИТМО, 2013. – Вып. 2. – С. 91–95.
  14. Книга Е.В., Жаринов И.О. Особенности унификации и стандартизации проектных решений при конструировании крейтов интегрированной модульной авионики // Сборник трудов молодых ученых, аспирантов и студентов научно-педагогической школы кафедры ПБКС «Информационная безопасность, проектирование и технология элементов и узлов компьютерных систем» / Под ред. Ю.А. Гатчина. – СПб.: НИУ ИТМО, 2013. – Вып. 2. – С. 85–90.
  15. Гатчин Ю.А., Видин Б.В., Жаринов И.О., Жаринов О.О. Обеспечение подобия в проектных решениях при синтезе бортовой аппаратуры // Вестник компьютерных и информационных технологий. – 2011. – № 2. – С. 27–31.
  16. Гатчин Ю.А., Жаринов И.О., Жаринов О.О. Архитектура программного обеспечения автоматизированного рабочего места разработчика бортового авиационного оборудования // Научно-технический вестник Санкт-Петербургского государственного университета информационных технологий, механики и оптики. – 2012. – № 2. – С. 140–141.
  17. Гатчин И.Ю., Жаринов И.О., Жаринов О.О., Косенков П.А. Реализация жизненного цикла «проектирование-производство-эксплуатация» бортового оборудования на

предприятиях авиационной промышленности // Научно-технический вестник Санкт-Петербургского государственного университета информационных технологий, механики и оптики. – 2012. – № 2. – С. 141–143.

18. Принципы построения отраслевой системы автоматизированного проектирования в авиационном приборостроении / П.П. Парамонов, Ю.А. Гатчин, И.О. Жаринов и др. // Научно-технический вестник информационных технологий, механики и оптики. – 2012. – № 6. – С. 111–117.

Поступила 01.04.2014 г.